

MENU

SEARCH

INDEX

1/1



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 05233820

(43)Date of publication of application: 10.09.1993

(51)Int.Cl.

G06F 15/72  
B41J 2/52  
H04N 1/40

(21)Application number: 04036392

(22)Date of filing: 24.02.1992

(71)Applicant:

(72)Inventor:

FUJITSU LTD

SATO KAZUHIKO

KONAKA TOSHIO

NAKAMURA SEIKICHI

MOROO JUN

MIKAMI TOMOHISA

(54) PICTURE QUALITY IMPROVING DEVICE FOR IMAGE FORMING DEVICE

(57)Abstract:

**PURPOSE:** To realize the picture quality improving device capable of obtaining equal picture quality improvement with scale smaller than conventional scale with respect to the picture quality improving device for an image forming device.

**CONSTITUTION:** Image data segmented by windows WA, WB, WC and WD in respectively different shapes are outputted from an image segmenting part 300 to pattern coincidence detection parts A310, B320, C330 and D340. The respective pattern coincidence detection parts A310, B320, C330 and D340 compare the image data with the 25 kinds of templates while being connected with the image segmenting part 300 by wires and when the input image data are coincident to any one of those templates, a coincidence detection signal is outputted to any corresponded one of improving signal generation parts 410-1-410-25, 420-1-420-25, 430-1-430-25 and 440-1-440-25. Then, the improving signal generation part added with the coincidence detection signal outputs an improving signal through an improving signal synthesizing part 500 to a laser control circuit 600.



LEGAL STATUS

BEST AVAILABLE COPY

[Date of request for examination] 12.10.1998  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

---

Copyright (C); 1998 Japanese Patent Office

---

[MENU](#)[SEARCH](#)[INDEX](#)

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5 - 2 3 3 8 2 0

(43) 公開日 平成5年(1993)9月10日

(51) Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 15/72	3 5 0	9192 - 5 L		
B 4 1 J 2/52				
H 0 4 N 1/40	1 0 1 C	9068 - 5 C		
		7339 - 2 C	B 4 1 J 3/00	A
審査請求 未請求 請求項の数 3 (全 2 0 頁)				

(21) 出願番号 特願平 4 - 3 6 3 9 2

(22) 出願日 平成4年(1992)2月24日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 佐藤 一彦

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 胡中 俊雄

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 中村 盛吉

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 大菅 義之 (外1名)

最終頁に続く

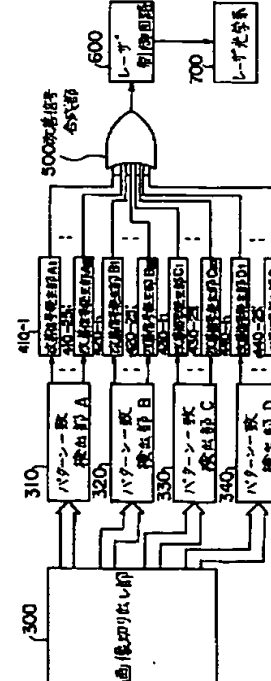
(54) 【発明の名称】 画像形成装置における画質改善装置

(57) 【要約】

【目的】 画像形成装置における画質改善装置に関し、従来よりも小規模な回路で同等の画質改善が得られる画質改善装置を実現することを目的とする。

【構成】 画像切り出し部 300 からパターン一致検出部 A 310、B 320、C 330、D 340 には、それぞれ形状が異なるウィンドウ WA、WB、WC、WD で切り出された画像データが出力される。各パターン一致検出部 A 310、B 320、C 330、D 340 は、画像切り出し部 300 との配線接続により上記画像データを 25 種類のテンプレートと比較し、入力画像データがいずれか 1 つのテンプレートと一致した場合、一致検出信号を対応する改善信号発生部 410-1 ~ 410-25、420-1 ~ 420-25、430-1 ~ 430-25、440-1 ~ 440-25 に出力する。そして、一致検出信号が加わった改善信号発生部は当該改善信号を改善信号合成部 500 を介しレーザ制御回路 600 に出力する。

本発明の一実施例の画質改善装置の回路ブロック図



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 ビットマップ画像データを用いて画像形成を行う画像形成装置における形成画像の画質を改善する画質改善装置において、

前記ビットマップ画像データから、画像形成対象ドットが中央に位置する複数の形状のウィンドウによって、画像データを切り出し出力するウィンドウ（1）と、  
該ウィンドウ（1）によって切り出される前記複数の形状の画像データに対応して設けられ、入力される画像データにおけるジャギー発生の複数のドットパターンを検出し、検出した各ドットパターン毎に個別の検出信号を出力する複数のジャギー発生検出手段（2-1）、（2-2）、・・・（2-N）と、  
該複数のジャギー発生手段（2-1）、（2-2）、・・・（2-N）から入力される検出信号に対応する前記画像形成対象ドットの大きさ及び形成位置を指定する改善データを出力する改善データ出力手段（3）と、  
該改善データ出力手段（3）から出力される前記改善データに基づき、前記画像形成対象ドットが、前記改善データにより指定されるサイズで前記改善データにより指定される位置に形成されるように制御する画像形成制御手段（4）と、  
を備えたことを特徴とする画像形成装置における画質改善装置。

【請求項2】 前記改善データ出力手段（3）は、前記各ジャギー発生検出手段（2-1）、（2-2）、・・・（2-N）から出力される複数の検出信号に1対1に対応して設けられた複数の改善データ発生手段（3-1）、（3-2）、・・・（3-M）から成り、  
該複数の改善データ発生手段（3-1）、（3-2）、・・・（3-M）は、前記検出信号の入力を受けて前記改善データを出力することを特徴とする請求項1記載の画像形成装置における画質改善装置。

【請求項3】 前記画像形成制御手段（4）は、入力されるビットマップ画像データを主走査方向に整数倍に高解像化して得られるビットマップ画像データを用いて、前記画像形成対象ドットのサイズ及び形成位置を制御することを特徴とする請求項1または2記載の画像形成装置における画質改善装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、ビットマップ画像データを用いて画像形成を行う画像形成装置に係わり、特に形成画像の画質を改善する画質改善装置に関する。

## 【0002】

【従来の技術】 電子写真方式の画像形成装置の1つであるページプリンタは、他の各種プリンタに比べ、高速でしかも高解像度（高品質）の印刷ができ、しかもインパクト型のプリンタに比べ静かで騒音がほとんど無いという利点がある。このページプリンタは、以前は高価格

で、装置自体も大きかったことから、主に汎用コンピュータやCAD/CAM用の印字出力装置に使用されていたが、現在では、小型で低価格の卓上型の光プリンタも製品化されてきており、オフィスコンピュータやパーソナルコンピュータ用の印字出力装置として急速に普及しつつある。また高印字品質なので、企業内印刷等のデスクトップ・パブリッシング（DTP: Desk-Top Publishing）用の印刷装置としても、その需要が高まっている。

【0003】ところで、このような1ページ単位で印字する方式のページプリンタ（レーザプリンタ、発光ダイオードプリンタ、液晶プリンタ等）は、現在、解像度が240dpi(dot per inch)、300dpiのものが主流である。

【0004】しかしながら、240dpiや300dpiの解像度では、図11(a)に示すように斜線等にジャギー（ギザギザ）が目立ち、本来の意味での高印字品質が得られないという欠点がある。

【0005】この欠点は、画素密度を増加させることにより解消されるが、画素密度を増加させると、レーザプリンタ本体に内蔵されるページバッファ（ページメモリ）の容量増加とプリンタ・エンジンの高精度化（副走査方向（紙送り方向）の位置制御をより高精度に行うための感光ドラムの回転制御機構の高精度化やポリゴンミラー（回転多面鏡）のより高精度な回転制御等）に伴うコスト増に加え、下記の①、②のような互換性の問題が生じる。

【0006】① 現在、主流となっている300dpi用のビットマップフォントが使用できなくなる。

② 既に、広く普及している300dpi対応の画像入力機器（イメージ・スキャナ等）が使用できなくなる。

【0007】ところで、レーザプリンタでは、副走査方向の画像密度を上げる、すなわち紙送り方向（感光ドラムの回転方向）の画像ピッチを小さくすることは技術的に難しく、仮に実現できたとしても、高コストになる。一方、主走査方向の画像密度を上げることは、レーザ光の発光を制御するタイミングパルスの周波数を高くすることにより可能であるため、比較的容易かつ低コストで実現できる。

【0008】このようなレーザプリンタの特性を利用して、主走査方向の画素の位置決め精度を3倍（主走査方向の順方向または逆方向に画素の位置を1/3画素分移動させる処理を含む）にし、かつ、画素の大きさを12段階に変えることにより、画質の向上を図る方法が提案されている（USP4,847,641）。

【0009】この方法は、入力される画像を、印刷対象の画素を中心位置とする予め定められた大きさ・形状のマスクで切り出し、そのマスクを予めROM（リード・オンリ・メモリ）に書き込まれている複数のパターン（テンプレート）と比較し、一致するパターンがあった

場合に上記印刷対象の画素の大きさと印刷位置を修正する処理を、上記入力画像の全ての画素について行う方法である。

【0010】図12に、上記方法の一例を示す。この例では入力画像90から切り出されたサンプルウィンドウ(SAMPLING WINDOW) 111が、図の右方示されたテンプレート(TEMPLATES) 110と一致することを検出すると、サンプルウィンドウ111内の印刷対象である中央画素111aを、テンプレート110内の対応する画素110aのように、小さくすると共に右方向(主走査方向の順方向側)に移動して印刷する。この結果、交差部でのドット(画素)の潰れが軽減されている。

【0011】また、このUSP4,847,641の方法では、横線に近い角度の小さい斜線で発生するジャギーを低減させるために、図11(b)に示すように、従来は所定径の1ドットで記録したものを、上下に(副走査方向)に2ドットに分割して印刷するようにしている。すなわち、上、下の2ドットの大きさ(面積)を、本来(従来)の1ドットの大きさよりも小さくすると共に、上、下の各ドットの大きさを変え、かつそれら2つのドットの重心位置が本来記録すべき斜線の中心に位置するように制御して斜線を印刷出力するようにしている。

【0012】

【発明が解決しようとする課題】しかしながら、上記USP4,847,641の方法では、水平・垂直に近い角度の直線、曲線の場合、すなわちジャギーの発生間隔がサンプルウィンドウ111のサイズよりも大きい場合、改善効果が小さくなってしまいう問題があった。

【0013】図13に、サンプルウィンドウ111のサイズを変えた場合の、垂直方向に対して0度から45度までの角度 $\theta$ を有する直線でのジャギーに対する主観評価値を示す。

【0014】ここで、縦軸で示された「1」～「5」の主観的评价値は、それぞれ、5：ジャギー無し、4：ジャギーが気にならない、3：ジャギーが気になる、2：ジャギーが邪魔になる、1：ジャギーが非常に邪魔になる、ということの意味している。また、横軸は、直線の垂直方向に対する傾斜角度である。

【0015】また、白丸で結ばれた折れ線121は原画像の直線、黒丸で結ばれた折れ線122は5×5ドットのサイズのサンプルウィンドウ111により補正された直線、黒で塗りつぶした矩形で結ばれた折れ線123は7×7ドットのサイズのサンプルウィンドウ111により補正された直線、及び黒で塗りつぶした三角形で結ばれた折れ線124は17×17ドットのサイズのサンプルウィンドウ111で補正された直線を示している。

【0016】同図に示すように、サンプルウィンドウ111のサイズを大きくするほど、広い角度にわたって直線のジャギーが改善されることが分かる。したがって、水平・垂直に近い角度の直線においてもジャギーを改善

するためには、サンプルウィンドウ111のサイズを十分に大きくする必要がある。

【0017】ここで、上記USP4,847,641の方法を適用してウィンドウを大きくした場合の画質改善装置の回路ブロックの例を図14に示す。同図において、画像切り出し部140は、特に図示していないビットマップメモリ(ページメモリ)から、印刷走査順に印刷対象ドットが中心に位置する15×15ドットの画像ブロックを順次切り出し、パターン一致検出部150に出力する。

【0018】パターン一致検出部150は、入力される画像ブロックのドットパターンを検出し、その検出したドットパターンに対応する一致信号 $d_i$  ( $i=1, 2, \dots, n$ )を対応する改善信号発生部160- $i$  ( $i=1, 2, \dots, n$ )に出力する。

【0019】各改善信号発生部160-1, 160-2,  $\dots$ , 160- $n$ は、上記15×15ドット構成の画像ブロックが取りうる複数の各ドットパターンに対応して設けられており、上記画像ブロックの中心に位置する印刷対象の中央ドットの改善信号 $D_1, D_2, \dots, D_n$ を合成部170に出力する。

【0020】これらの改善信号 $D_i$  ( $i=1, 2, \dots, n$ )の形式を図16に示す。同図に示すように、改善信号 $D_i$  ( $i=1, 2, \dots, n$ )は、12種類のドットサイズを指定する4ビットのサイズ情報と3種類のドット印刷位置(左方向ヘシフト、中央(シフトせず)、右方向ヘシフト)を指定する2ビットのシフト情報の合計6ビットから成っている。

【0021】パターン一致検出部150から一致信号 $d_i$  ( $i=1, 2, \dots, n$ )が加わった改善信号発生部160- $i$  ( $i=1, 2, \dots, n$ )は上記6ビットの改善信号 $D_i$ を出力し、その改善信号 $D_i$  ( $i=1, 2, \dots, n$ )はオア回路から成る合成部170を介し露光用の光学系ヘッドに出力される。

【0022】次に図15に、上記パターン一致検出部150の詳細な回路構成を示す。同図において、ドライバ250は、図14に示す画像切り出し部140から出力される225(=15×15)ドットの各1ドットが入力される225個のインバータ251-1～251-225から成る。

【0023】各インバータ251- $j$  ( $j=1, 2, \dots, 225$ )への入力 $B_j$ 及び各インバータ251- $j$  ( $j=1, 2, \dots, 225$ )の反転出力 外1 (以下、

【0024】

【外1】

**B<sub>j</sub>**

【0025】\* $B_j$ と表記する)は、それぞれ配線 外2 (以下、\* $L_j$ と表記する)、配

【0026】

【外2】

5  
 $\overline{L_j}$

【0027】線 $\overline{L_j}$  ( $j=1, 2, \dots, 225$ )に出力される。また、前記画像ブロックのドットパターン検出用の前記テンプレート110の数「 $k$ 」に等しい個数の多入力アンド回路252-1, 252-2, 252-3,  $\dots$  252- $k$ が設けられており、それらのアンド回路252-1, 252-2,  $\dots$  252- $k$ の複数の入力信号線は、前記500本の配線 外3 (

【0028】

【外3】

$\overline{L_1}$

【0029】以下、 $*L_1$ と表記する),  $L_1$ , 外4  
(以下、 $*L_2$ と表記する),  $L_2$

【0030】

【外4】

$\overline{L_2}$

【0031】 $\dots$  外5 (以下、 $*L_{225}$ と表記する),  $L_{225}$ の内の複数(最大22

【0032】

【外5】

$\overline{L_{225}}$

【0033】5本)の配線に結線されている。この結線は、各アンド回路252- $m$  ( $m=1, 2, 3, \dots, k$ )が検出すべきドットパターンすなわちテンプレート110に応じてなされる。

【0034】ところで、前記ビットマップメモリにおいては、黒ドットが「1」、白ドットが「0」のビット値として記憶されている。したがって黒ドットを検出する場合は、非反転出力の信号線 $\overline{L_j}$  ( $j=1, 2, \dots, 225$ )に、白ドットを検出する場合は反転出力の信号線 $*L_j$  ( $j=1, 2, \dots, 225$ )に結線される。

【0035】したがって、例えば、このパターン一致検出回路150を、PLA(Programmable Logic Array)またはゲートアレイ(Gate Array)等のセミカスタムIC(ASIC)で製作しようとした場合、100種類のテンプレートを用意しようとする、上記450本の配線 $*L_1, L_1, *L_2, L_2, \dots, *L_{225}, L_{225}$ と100個のアンド回路252-1, 252-2, 252-3,  $\dots$  252-100の入力信号線との間で45000(450×100)個の結線が可能なPLAまたはゲートアレイが必要となる。信号線 $*L_1, L_1, *L_2, L_2, \dots$ の本数は、図14に示す前記画像切り出し部140によって切り出されるブロックのサイズに比例して大きくなるため、上記従来のパターン一致検出部150を用いて水平・垂直に近い直線のジャギーを改善しようとした場合、その回路規模は大きなものとなり、結線数も増加する。

【0036】このように、従来のパターン一致検出部には、ジャギーの改善効果を高めるために切り出すブロックのサイズを大きくしようとすると、装置の小型化が困

難になり、また製造コストも高くなってしまうという欠点があった。また、回路規模の大型化に伴い配線長も、長くなるため、配線抵抗及び配線の寄生容量が増大し、処理速度が低下してしまうという欠点もあった。

【0037】本発明の課題は、従来よりも小規模かつ簡略な回路で画質の改善が得られる画質改善装置を実現することである。

【0038】

【課題を解決するための手段】図1及び図2は、本発明の原理ブロック図である。本発明は、ビットマップ画像データを用いて画像形成を行う画像形成装置における形成画像の画質を改善する画像改善装置を前提とする。

【0039】まず、図1において、ウィンドウ1は、前記ビットマップ画像データから画像形成対象ドットが中央に位置する複数の形状のウィンドウでもって画像データを切り出し出力する。

【0040】ジャギー検出手段2-1, 2-2,  $\dots$  2- $N$ は、該ウィンドウ1によって切り出される前記複数の形状の画像データに対応して設けられ、入力される画像データにおけるジャギー発生の複数のドットパターンを検出し、検出した各ドットパターン毎に個別の検出信号を出力する。

【0041】ウィンドウ1及びジャギー発生検出手段2-1, 2-2,  $\dots$  2- $N$ は、例えば、PLA(Programmable Logic Array)またはゲートアレイ等のASIC(Application Specific IC)によって製造される。

【0042】改善データ出力手段3は、複数のジャギー発生手段2-1, 2-2,  $\dots$  2- $N$ から入力される検出信号に対応する前記画像形成対象ドットの大きさ及び形成位置を指定する改善データ(改善信号)を出力する。

【0043】この改善データ出力手段3は、例えば請求項2記載のように、前記各ジャギー発生検出手段2-1, 2-2,  $\dots$  2- $N$ から出力される複数の検出信号に1対1に対応して設けられた複数の改善データ発生手段3-1, 3-2,  $\dots$  3- $M$ から成り、該複数の改善データ発生手段3-1, 3-2,  $\dots$  3- $M$ は、前記検出信号の入力を受けて前記改善データを出力する。

(図2参照)。

【0044】画像形成制御手段4は、改善データ出力手段3から出力される前記改善データに基づき、前記画像形成対象ドットが、前記改善データにより指定されるサイズで前記改善データにより指定される位置に形成されるように制御する。

【0045】尚、上記画像形成の制御は、例えば画像形成装置が電子写真方式により画像形成を行う装置であった場合、露光工程において静電潜像を形成する際のレーザ光源のレーザ光の発光時間及び発光タイミングを制御することにより行う。

【0046】また、画像形成制御手段4は、例えば請求項3記載のように、入力されるビットマップ画像データを主走査方向に整数倍に高解像化して得られるビットマップ画像データを用いて、前記画像形成対象ドットのサイズ及び形成位置を制御する。

【0047】

【作用】本発明では、まず、ウィンドウ1が、従来のパターン検出用のテンプレートよりも少ないドット数から成る複数の形状のウィンドウで画像データを切り出し、それらの各画像データを、1つつつ対応するジャギー発生検出手段2-1、2-2、・・・2-Nに出力する。

【0048】各ジャギー発生検出手段2-1、2-2、・・・2-Nは、入力される画像データを予め用意してある複数のテンプレートと比較し、いずれか1つのテンプレートとの一致により、入力される画像データのドットパターンがジャギーが発生するパターンとなっていることを検出すると、その検出信号を改善データ出力手段3に出力する。

【0049】改善データ出力手段3は、いずれかのジャギー発生検出手段(2-i、i=1、2・・・N)から検出信号を入力すると、その検出信号に対応する上記ウィンドウの中央ドット(画像形成対象ドット)のサイズ及び形成位置を指定する改善データを画像形成制御手段4に出力する。

【0050】画像形成制御手段4は、上記中央ドットが入力される改善データにより指定されているサイズで同じく改善データにより指定されている位置に画像形成されるように、例えば、レーザ、LED(発光ダイオード)、または液晶シャッタ等の露光時間、露光タイミングを制御する。

【0051】このように、従来用いられていたウィンドウよりも少ないドット数の複数の形状のウィンドウを用いて、各ウィンドウ単位で入力ビットマップ画像データを切り出し、各ウィンドウ毎に個別にジャギーの発生を検出する。

【0052】このため、ウィンドウ1と複数のジャギー発生検出手段2-1、2-2、・・・2-NとをPLAやゲートアレイ等で製作する場合、結線数を従来よりも少なくとも従来と同等の画質改善効果を得ることができ。また、回路の小型化・簡略化が可能になる。

【0053】

【実施例】以下、図面を参照しながら本発明の実施例を説明する。図3は、本発明の一実施例の画質改善装置の回路ブロック図である。

【0054】同図において、画像切り出し部300は、前述した図140に示す画像切り出し部140と同様に、ビットマップメモリ(ページメモリ)から画像形成走査順に画像形成対象ドットを中心ドットとする15×15ドット構成の矩形領域を順次切り出し、さらにその矩形領域から図4(A)、(B)、(C)、(D)に示

す形状のウィンドウWA、WB、WC、WDでもって画像データを切り出し、それらのウィンドウWA、WB、WC、WDで切り出された画像データをそれぞれパターン検出部A310、B320、C330、D340に出力する。

【0055】この画像切り出し部300は、上記ビットマップメモリからビットマップ画像データを読み出すメモリ読み出し制御回路と上記各ウィンドウWA、WB、WC、WDに対応するビットマップ画像データを格納するシリアル入力パラレル出力の4個のシフトレジスタ等から成っている。

【0056】ウィンドウWAは上記15×15ドットの矩形領域における画像形成対象ドット(図中で、太い黒枠で示されたドット、以下同様)を中心とする15ドット(縦方向)×3ドット(横方向)の領域である(図5(A)参照)。

【0057】またウィンドウWBは、同じく15×15ドットの矩形領域における画像形成対象ドットを中心とする3ドット(縦方向)×15ドット(横方向)の領域である(同図(B)参照)

さらに、ウィンドウWCは、15×15ドットの矩形領域における水平方向に対し右上りに45°方向にある15ドット(長さ)×3ドット(幅)の領域である(同図(C)参照)

また、ウィンドウWDは、15×15ドットの矩形領域における水平方向に対し左上りに45°方向にある15ドット(長さ)×3ドット(幅)の領域である(同図(d)参照)。

【0058】ここで、各パターン一致検出部A310、B320、C330、D340の回路構成を図4に示す。すべてほぼ同一の構成であるため、A310で説明する。ドライバ3000は、画像切り出し部300から出力される45ドット(15ドット×3ドットまたは3ドット×15ドット)の各1ドットが入力される45個のインバータ3000-1～3000-45から成る。

【0059】各インバータ3000-K(K=1、2、・・・45)への入力B<sub>k</sub>(k=1、2、・・・45)及びそれらの各インバータ3000-K(K=1、2、・・・45)が出力する上記入力BK(K=1、2、・・・45)の反転出力 外6

【0060】

【外6】

**B<sub>k</sub>**

【0061】(k=1、2、・・・45)は、それぞれ信号線L<sub>k</sub>、 外7 に出力される

【0062】

【外7】

**L<sub>k</sub>**

【0063】。したがって、ドライバ3000から出力される信号線の全体数は90(=45×2)本である。

また、25個のアンド回路3001-1, 3001-2, 3001-3, ... 3001-25は、入力される画像データから25種類のパターンを検出するためのものであり、各アンド回路3001-K (K=1, 2, 3, ... 25) は、入力画像データを互いに異なる25種類のテンプレートと比較し、いずれか1つのテンプレートと一致した場合には、当該一致信号 $d_1 \sim d_{25}$ を対応する改善信号発生部 $A_1 \sim A_{25}$ に出力する。

【0064】各アンド回路3001-K (K=1, 2, 3, ... 25) の入力信号線は、検出すべきパターン (テンプレート) に応じて、上記ドライバ3000の90本の出力信号線 $L_1, *L_1, L_2, *L_2, \dots, L_{45}$ 、外8 (以下、\*L

【0065】

【外8】

$L_{45}$

【0066】 $L_{45}$ と表記する) の内、最大45本と接続される。より具体的には、テンプレートにおける黒ドットに対応する入力信号線は、 $L_1 \sim L_{45}$ の内のいずれかに対応する信号線と、白ドットに対応する入力信号線は $*L_1 \sim *L_{45}$ のいずれかの内の対応する信号線と結線される。また、黒ドット、白ドットのいずれでも良いドットについては結線はなされない。

【0067】上記パターン一致検出部A310, B320, C330, 及びD340は、それぞれ、上記画像形成対象ドットが、縦方向の直線、横方向の直線、右上り45°方向の直線、及び左上がり45°方向のそれぞれの方向を中心とした範囲にあるジャギーが発生する25種類の直線に含まれるドットであるか否かを検出する。

【0068】この場合、各パターン一致検出部A310, B320, C330, 及びD340におけるジャギー検出用のテンプレート、すなわち各アンド回路3001-1~3001-25の入力信号線とドライバ3000から出力される90本の信号線 $L_1, *L_1, L_2, *L_2, \dots, L_{45}, *L_{45}$ との結線を適切に行うことにより、あらゆる方向の直線のジャギーの検出が可能である。

【0069】例えば、パターン一致検出部A310は、図5(a)に示す縦方向 (垂直方向) のウィンドウWAを用いて、垂直方向に対して角度26.6° (横1ドットに対し縦方向に2ドット上がる直線の角度) から角度3.8° (横1ドットに対し縦方向に15ドット上がる直線の角度) までの角度の直線におけるジャギーを検出可能である。

【0070】同様に、パターン一致検出部B320は、横方向 (水平方向) のウィンドウWBにより、水平方向に対し3.8°~26.6°までの角度の直線におけるジャギーが検出可能である。

【0071】さらに、パターン一致検出部C330, D340はそれぞれ右上り45°方向のウィンドウWC、

左上り45°方向のウィンドウWDにより、垂直に対して28° (横15ドットに対し縦方向に8ドット上がる直線) から43°までと、水平に対して28°~43°までの角度の直線におけるジャギーの検出が可能である。

【0072】このように、図4に示す結線により、パターン一致検出部A310, B320, C330, 及びD340は、共にジャギー検出用の25種類のテンプレートを持つことになるので、各パターン一致検出部A310, B320, C330, 及びD340は、それぞれ25種類の一致検出信号を出力する。

【0073】改善信号発生部 $A_{1410-1} \sim A_{25410-25}$ は、上記パターン一致検出部A310から出力される25種類の各一致検出信号に1対1に対応して設けられ、一致検出信号がアクティブとなって加わることにより、ウィンドウWA内の画像データの中央ドット

(画像形成対象ドット) のサイズ及び画像形成位置を指定する改善信号 (改善データ) を改善信号合成部500に出力する。

【0074】図6は、パターン一致検出部A310及び改善信号発生部 $A_{1410-1} \sim A_{25410-25}$ の動作を説明する図である。尚、同図において、黒丸は黒ドット、白丸は白ドット、網かけが施された丸は、黒、白いずれのドットでもよいことを示している。

【0075】パターン一致検出部A310は、同図

(a) に示すようなパターンの画像データWAが入力された場合、一致検出信号を、例えば改善信号発生部 $A_{1410-1}$ に出力する。その入力を受けて、改善信号発生部 $A_{1410-1}$ は、上記ウィンドウWAの中央にある画像形成対象ドット (黒ドット) が通常のドット (標準ドット) の3分の1のサイズで、かつその中心位置が標準ドットの中心位置よりも右方向 (主走査方向) に3分の1ドット分移動されて画像形成されるように指示する改善信号を、改善信号合成部500に出力する。また、パターン一致検出部310は、同図(b)に示すようなパターンの画像データが入力された場合には、一致検出信号を例えば改善信号発生部 $A_{2410-2}$ に出力し、改善信号発生部 $A_{410-2}$ は、その入力を受けて、上記と同様な改善信号を改善信号合成部500に出力する。

【0076】さらに、パターン一致検出部A310は、同図(c)に示すようなパターンの画像データが入力された場合には、一致検出信号を例えば改善信号発生部 $A_{2410-24}$ に出力する。そして改善信号発生部 $A_{2410-24}$ は、その入力を受けて上記ウィンドウWAの中央にある画像形成対象ドット (白ドット) が、通常の黒ドット (標準ドット) の3分の1のサイズで、今度はその中心位置が標準ドットの画像形成中心位置よりも左方向 (主走査方向とは逆の方向) に3分の1ドット分移動されて画像形成されるように指示する改善信号を改



善信号合成部500に出力する。

【0077】また、パターン一致検出部A310は、同図(d)に示すようなパターンの画像データが入力された場合には、例えば、改善信号発生部A<sub>25</sub>410-25に対し一致検出信号を出力する。改善信号発生部A<sub>25</sub>410-25は、これを受けて上記と同様な改善信号を改善信号合成部500に出力する。

【0078】上述のような、パターン一致検出部A310及び改善信号発生部A<sub>1</sub>410-1、A<sub>2</sub>410-2、A<sub>24</sub>410-24、A<sub>25</sub>410-25の動作により、図3に示すレーザ制御回路600及びレーザ光学系700を介し、同図(e)に示すような通常の画像形成ではジャギーの目立つ縦方向の直線が、同図(f)に示すようなジャギーの目立たない縦方向の直線に改善されて画像形成される。

【0079】続いて、図7は、パターン一致検出部B320及び改善信号発生部B<sub>1</sub>420-1〜改善信号発生部B<sub>25</sub>420-25の動作を説明する図である。パターン一致検出部B320は、同図(a)に示すパターンの画像データが入力されると、例えば改善信号発生部B<sub>1</sub>420-1に対し一致検出信号を出力する。

【0080】改善信号発生部B<sub>1</sub>420-1は、その信号の入力を受けて、ウィンドウWBの中央ドット(画像形成対象ドット)が標準ドットの2分の1のサイズで、中心位置が標準ドットと等しくなるように画像形成されるように指示する改善信号を改善信号合成部500に出力する。

【0081】また、パターン一致検出部B320は、同図(b)に示すパターンの画像データが入力されると、例えば改善信号発生部B<sub>2</sub>420-2に対し一致検出信号を出力する。改善信号発生部B<sub>1</sub>420-2は、その信号の入力を受けて、上記と同様の改善信号を改善信号合成部500に出力する。

【0082】一方、パターン一致検出部B320は、同図(c)に示すパターンの画像データが入力されると、例えば改善信号発生部B<sub>25</sub>420-24に対し一致検出信号を出力する。改善信号発生部B<sub>25</sub>420-24は、この信号の入力を受けてウィンドウWBの中央ドットが標準ドットの4分の1のサイズで、標準ドットと中心位置が等しくなるように画像形成されるように指示する改善信号を改善信号合成部500に出力する。

【0083】さらに、パターン一致検出部B320は、同図(d)に示すようなパターンの画像データが入力されると、例えば改善信号発生部B<sub>25</sub>420-25に一致検出信号を出力する。改善信号発生部B<sub>25</sub>420-25は、この信号の入力を受けて、ウィンドウWBの中央ドットが標準ドットの4分の3のサイズで標準ドットと中心位置が等しくなるように画像形成されるように指示する改善信号を改善信号合成部500に出力する。

【0084】上述のようなパターン一致検出部B320

及び改善信号発生部B<sub>1</sub>420-1、B<sub>2</sub>420-2、B<sub>24</sub>420-24、及びB<sub>25</sub>420-25の動作により、同図(e)に示すジャギーの目立つ横方向の直線が、レーザ制御回路600及びレーザ光学系700を介して、同図(f)に示すようにジャギーの目立たない横方向の直線に改善されて画像形成される。

【0085】このように、本実施例においては、4個の各パターン一致検出部A310、B320、C330、及びD340が分担して、ジャギーの発生しやすい垂直・水平に近い角度の直線、及び水平方向に対し右上がりもしくは左上がりに45°に近い角度の直線においてジャギー発生の原因となる改善すべきドットを、検出するようにしている。

【0086】したがって、前述した図15に示す従来のパターン一致検出部150と同様に100種類のテンプレートを用意しようとした場合、各パターン一致検出部A310、B320、C330、及びD340は、それぞれ25種類のテンプレートを用意すればよい。そして、この場合、各パターン一致検出部A310、B320、C330、及びD340におけるアンド回路3000-1〜3000-25の入力信号線とドライバ3000の90本の出力信号線L<sub>1</sub>、\*L<sub>1</sub>、L<sub>2</sub>、\*L<sub>2</sub>、・・・L<sub>45</sub>、\*L<sub>45</sub>との結線は、最大で2250(=90×25)本となる(図4参照)。よって、4個のパターン一致検出回路A310、B320、C330、及びD340の全体では、最大9000(=2250×4)本の結線が必要である。

【0087】上述したように、従来のパターン一致検出部150では、同等の機能を果たすためには45000本もの結線が必要であった。このことを考慮すると、本実施例により結線数は1/5に削減されることになる。したがって、PLAまたはゲートアレイ等のASICによりパターン一致検出部を製作する場合、回路の小型化・簡略化が図れる。

【0088】上述のようにして、パターン一致検出部A310、B320、C330、またはD340によって検出された15ドット×3ドットまたは3ドット×15ドットのウィンドウの中央ドットに対応する改善信号は、改善信号発生部A<sub>1</sub>410-1〜A<sub>25</sub>410-25、改善信号発生部B<sub>1</sub>420-1〜B<sub>25</sub>420-25、改善信号発生部C<sub>1</sub>430-1〜C<sub>25</sub>430-25、及び改善信号発生部D<sub>1</sub>440-1〜D<sub>25</sub>440-25の内いずれか1つの改善信号発生部から改善信号合成部500に出力される。なお、今回25種のテンプレートを用いる場合について説明したが、回路規模や、改善のレベルに応じてテンプレートの数を増やしたり、減らすこともできる。

【0089】この改善信号は、例えば前記図16に示す改善信号と同様な形式の6ビット信号であり、改善信号合成部500を介してレーザ制御回路600に出力され

る。レーザ制御回路600は、上記各ウィンドウWA、WB、WC、またはWD内の中央ドットが、改善信号合成部500から入力される改善信号により指定される位置に同じく上記改善信号により指定されるサイズで画像形成されるように、レーザ光学系700のレーザ光源の露光タイミング、露光時間を制御する。

【0090】このことにより、図6(e)、図7(e)に示すジャギーの目立つ縦方向の直線が、それぞれ図6(f)、図7(f)に示すジャギーの目立たない縦方向の直線に変換されて画像形成される。

【0091】ところで、上記改善信号に基づいて、ウィンドウの中央ドットのサイズ及び形成位置を制御する処理は、例えば、前記レーザ制御回路600に300dpi（主走査方向）×300dpi（副走査方向）の入力画像を2400dpi（主走査方向）×300dpi（副走査方向）の高解像度の画像に変換して出力すると共に、レーザ制御回路600内に図7に示すパルス幅補正回路610を設けることにより可能である。この方法は、従来例で述べたように、主走査方向に高解像化することは容易であるため、回路の大きな改造や高コストを招かないで

【0092】次に、図8に示すパルス幅制御回路610の構成及び動作を説明する。同図において、ラッチ611は、前記改善信号合成部500から直接出力される6ビットの改善信号を一時的に保持する。

【0093】また、ROM612は、改善信号合成部500から今回入力される6ビットの改善信号と前記ラッチ611に保持されていた改善信号合成部500から前回入力された6ビットの改善信号とから成る合計12ビットをアドレスとして入力し、そのアドレスに格納され

【0094】シフトレジスタ613は、上記8ビットの補正信号を並列入力し、その補正信号をバラレル/シリアル変換して発光パルス補正信号として、特に図示していないレーザ光学系のレーザ制御回路に出力する。

【0095】ここで、図9に、前記ROM612から出力される8ビットの発光パルス補正信号とその発光パルス補正信号に対応するレーザ光源の発光パルスの一例を示す。

【0096】同図(a)はサイズが8/8(=1)で形成位置が中央、すなわち本来の入力位置に最大の大きさのドット(標準ドット)を形成する指定の改善信号に対応する発光パルス補正信号であり、この場合の発光パルス補正信号は8ビットの全てが1となっている。レーザ制御回路は、入力される発光パルス補正信号においてビットが“1”のときのみレーザ光源を発光させるので、この場合レーザ光源からは、上記8ビットの発光パルス補正信号が入力されている間、露光用のレーザ光が発光される。

【0097】また、同図(b)に示すようにサイズが2/8(=1/4)、形成位置が中央を指定する改善信号に対応する発光パルス補正信号は、中央の第4、5ビットが“1”で他の全てのビットが“0”である。したがってこの場合、レーザ光源は前記レーザ制御回路の制御により、上記第4、5ビットに対応する時間だけ露光用のレーザ光を発光する。

【0098】さらに、同図(c)は、サイズが8/8(=1)、形成位置が右シフトを指定する改善信号に対応する発光パルス補正信号を示すものであり、その発光パルス補正信号は第1～第3ビットが“0”、第4～第8ビットが“1”となっている。これは現在のウィンドウの中央ドットに対する補正信号であり、上述したようにサイズが8/8(=1)の指定のときには同図(a)に示したように8つのビットが全て“1”となるために、本来の残りの3ビット(第6～第8ビット)に対する“1”は次のウィンドウの中央ドットに対する発光パルス補正信号の出力時に出力されなければならない。また、同図(d)に示すようにサイズ4/8(=1/2)形成位置が右シフトを指定する改善信号に対する発光パルス補正信号の場合には、右側にはみ出す本来の第8ビットの“1”を、次のウィンドウの中央ドットに対する発光パルス補正信号の出力時に出力しなければならない。

【0099】図10は、上述したような前回のウィンドウの中央ドットに対する発光パルス補正信号の残りビット(図9(c)、(d)参照)と今回のウィンドウの中央ドットに対する発光パルス補正信号とを合成して、実際に使用する発光パルス補正信号を作成する一例を説明する図である。

【0100】図8に示すように、ROM612のリードアドレスは、ラッチ611に格納されている前回のウィンドウの中央ドットに対する6ビットの改善信号と、改善信号合成部500から直接入力される現在のウィンドウの中央ドットに対する6ビットの改善信号とから成る12ビットとなっており、ROM612内には、この12ビットのアドレスに図9に示すようにして合成して出力すべき発光パルス信号が格納されており、その8ビットの発光パルス補正信号がシフトレジスタ613を介して8ビットのシリアル信号に変換されレーザ光学系のレーザ制御回路に出力される。

【0101】尚、上記実施例ではハードウェア・ロジックによりパターン検出及び改善信号の出力を行っているが、それらの機能をニューラルネットワークを用いて行うようにしてもよい。

【0102】この場合、例えば画像切り出し部で得られたビットマップ画像(ウィンドウ)の情報をニューラルネットワークの入力層に加え、その出力層から改善信号を出力させる。このため、ニューラルネットワークを予め教育しておく。教育とはニューラルネットワーク内部

の各ニューロンの係数を決定することである。このため  
いろいろな入力パターンを入力し、必要とする改善信号  
の出力が得られるように係数を決定する。

【0103】ニューラルネットワークでは、所定数の入  
力パターンと改善信号出力とを対応づけて学習させて、  
各ニューロンの係数を決定しておく、教育していない  
入力パターンに対しても正しい改善信号を出力させるこ  
とができる。このため多様なウィンドウの入力パターン  
に対して、改善を行うことができる。

【0104】この場合、複数形状の各切り出しウィンド  
ウ毎に個別のニューラルネットワークを用いるようにす  
ると、各ニューラルネットワークの教育を比較的簡単か  
つ短期間で行うことが可能となり、また各ニューラルネ  
ットワークの規模も小さくすることができる。したがっ  
てニューラルネットワークのLSI化が容易になり、また、  
開発工数も少なくすることができ、開発期間を短くで  
きる。

#### 【0105】

【発明の効果】以上説明したように、本発明によれば、  
従来の装置でジャギー発生検出用に用いられていたウィ  
ンドウよりも少ないドット数の複数の形状のウィンド  
ウを用いてジャギー発生の検出を行い、ジャギー発生を検  
出した場合画像形成対象ドットのサイズ並びに、形成位  
置を指定する改善データ（改善信号）を出力して画質の  
改善を行うようにしたので、従来よりも小規模かつ簡略  
な回路で従来と同等の画質の改善効果を得ることができ  
る。

#### 【図面の簡単な説明】

【図1】本発明の原理ブロック図（その1）である。

【図2】本発明の原理ブロック図（その2）である。

【図3】本発明の一実施例の画質改善装置の回路ブロッ  
ク図である。

【図4】パターン一致検出部の回路構成を示す図であ  
る。

【図5】本実施例で用いる4種類のウィンドウの形状を  
示す図である。

【図6】パターン一致検出部A310及び改善信号発生  
部A<sub>1</sub>410-1～A<sub>25</sub>410-25の動作を説明する  
図である。

【図7】パターン一致検出部B320及び改善信号発生  
部B<sub>1</sub>420～B<sub>25</sub>420-25の動作を説明する図で  
ある。

【図8】パルス幅補正回路の構成を示すブロック図であ  
る。

【図9】改善信号によって指定される発光パルス補正信  
号の例を示す図である。

【図10】前回のウィンドウの中央ドットの発光パルス  
補正信号の残りビットと今回のウィンドウの中央ドット  
の発光パルス補正信号との合成により生成される発光パ  
ルス補正信号の一例を示す図である。

【図11】画質改善の一方法を説明する図である。

【図12】従来の画質向上の一方法を説明する図であ  
る。

【図13】ウィンドウのサイズを変えた場合のジャギー  
に対する主観的評価値を示す図である。

【図14】従来の画像改善装置の回路ブロック図であ  
る。

【図15】従来のパターン一致検出部の詳細な回路図で  
ある。

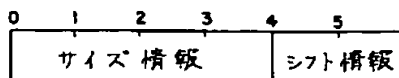
【図16】改善信号（改善データ）の形式を示す図であ  
る。

#### 【符号の説明】

- 1 ウィンドウ
- 2-1, 2-2, . . . 2-N ジャギー発生検出手段
- 3 改善データ出力手段
- 3-1, 3-2, . . . 3-M 改善データ発生手段
- 4 画像形成制御手段

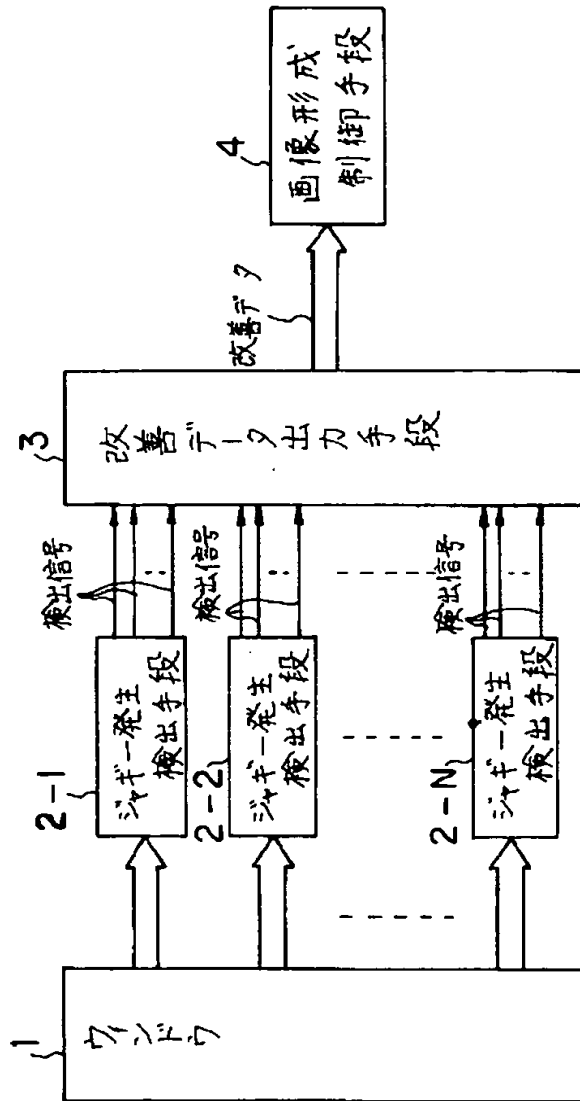
【図16】

改善信号(改善データ)の形式を示す図



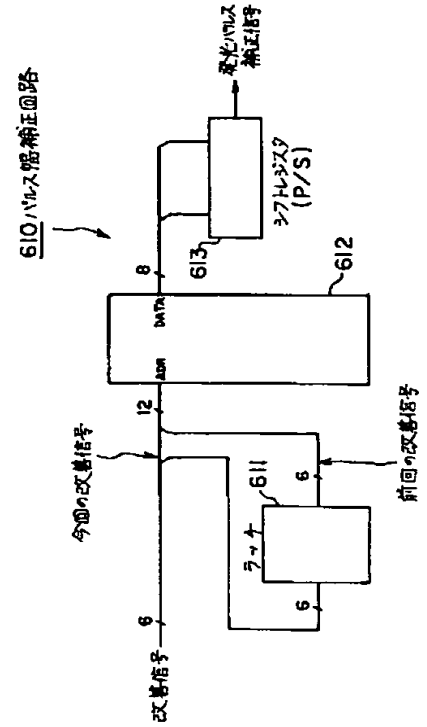
【図1】

本発明の原理ブロック図(その1)



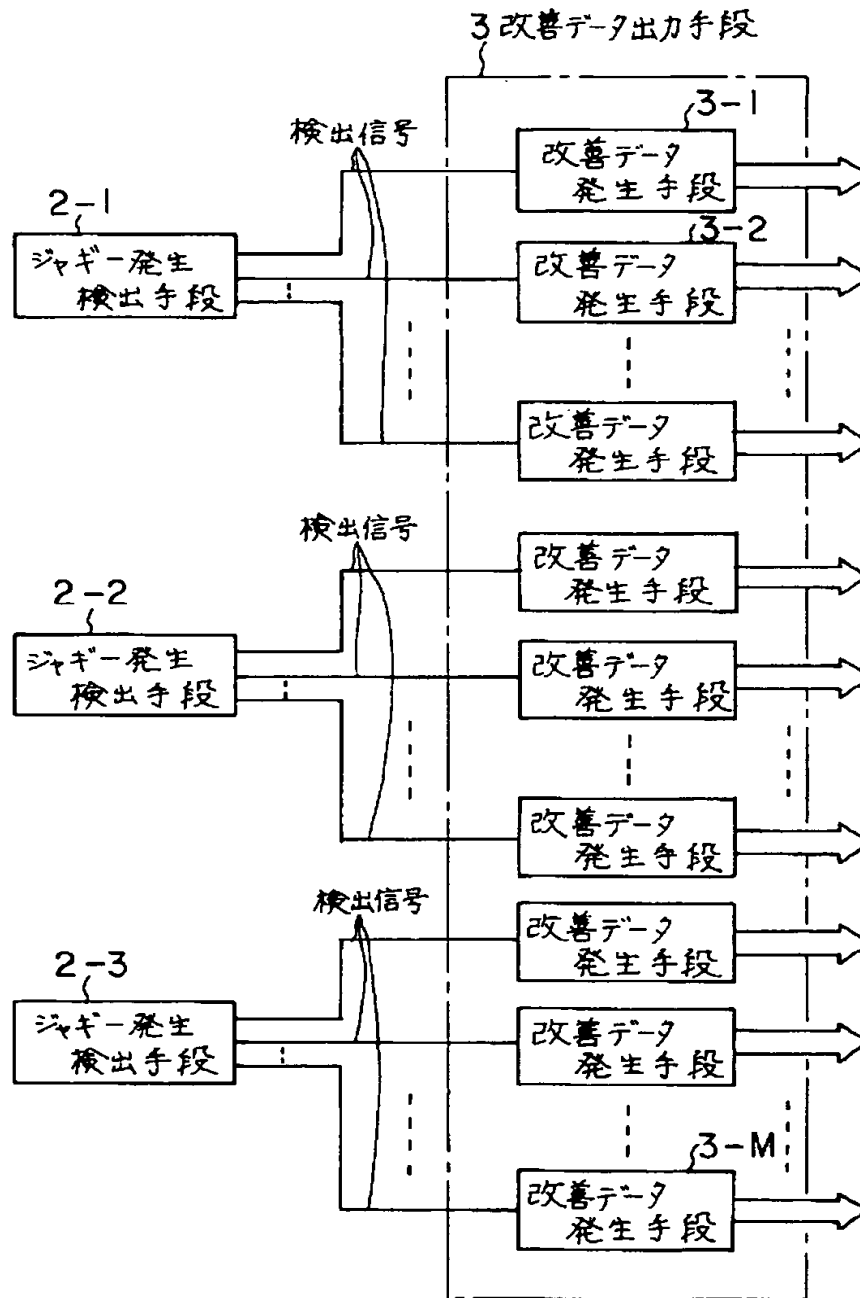
【図8】

パルス幅補正回路の構成を示すブロック図



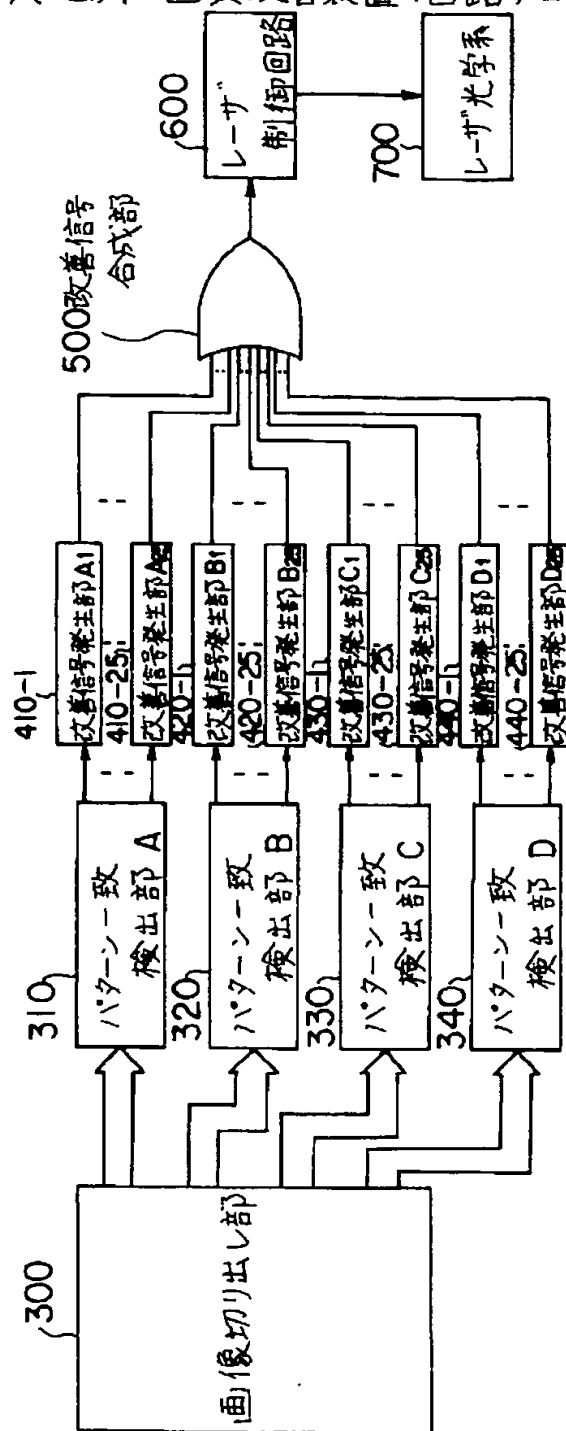
【図2】

## 本発明の原理ブロック図（その2）



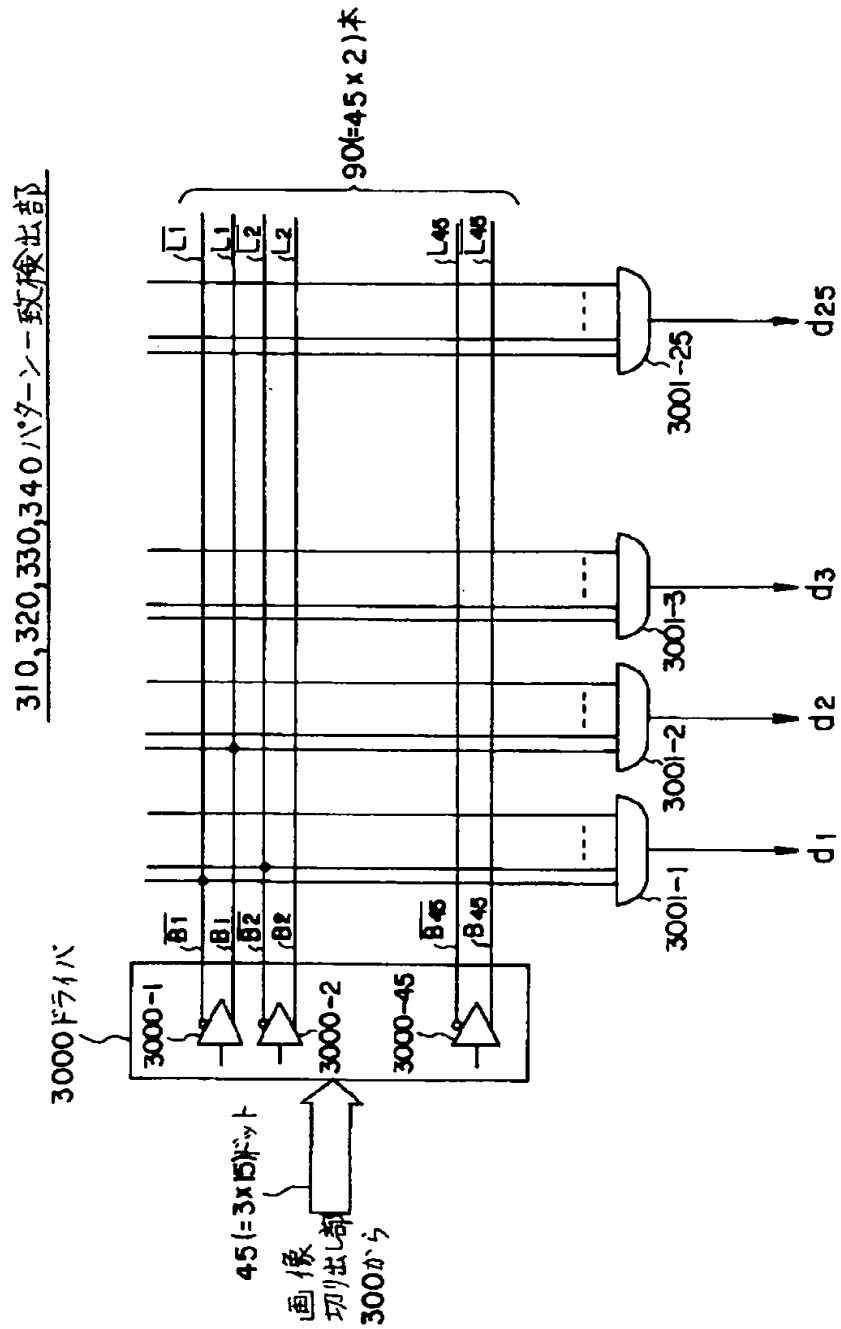
【図3】

本発明の一実施例の画質改善装置の回路ブロック図



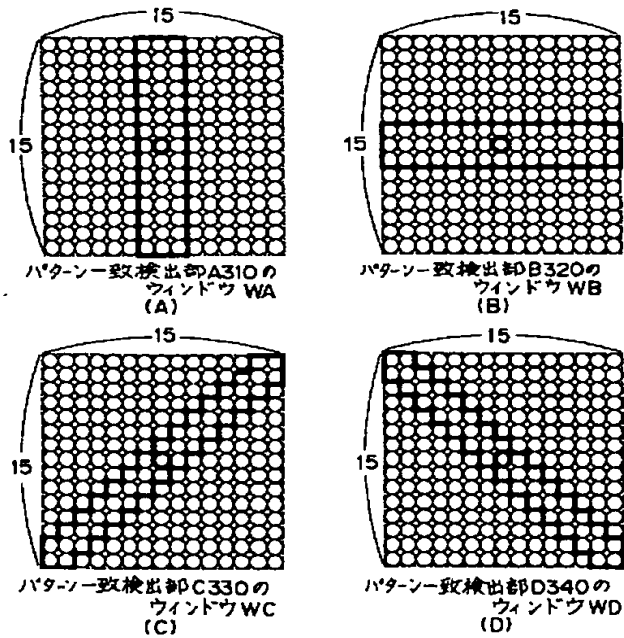
【図4】

パターン一致検出部の回路構成を示す図



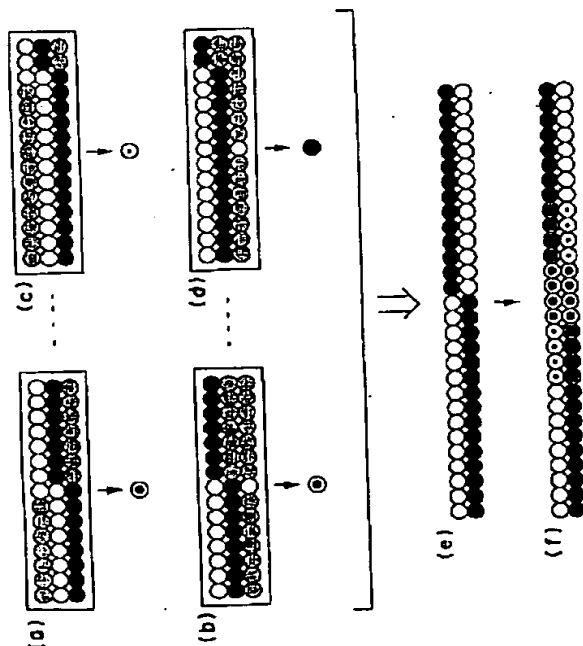
【図5】

本実施例で用いる4種類のウィンドウの形状を示す図



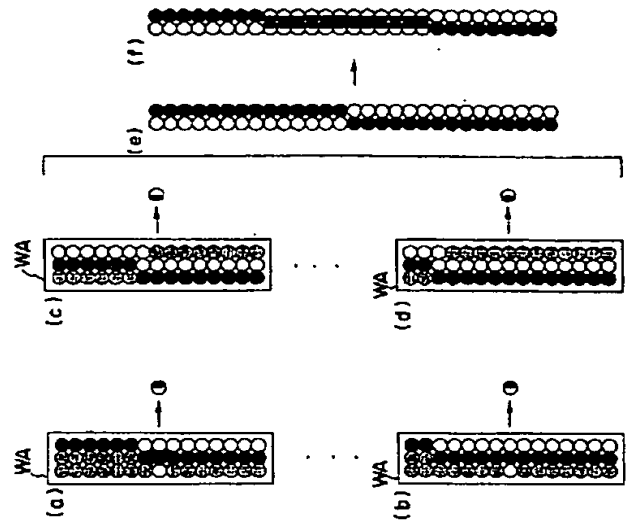
【図7】

パターン一致検出部B320及び改善信号発生部B1420-1～B26420-25の動作を説明する図



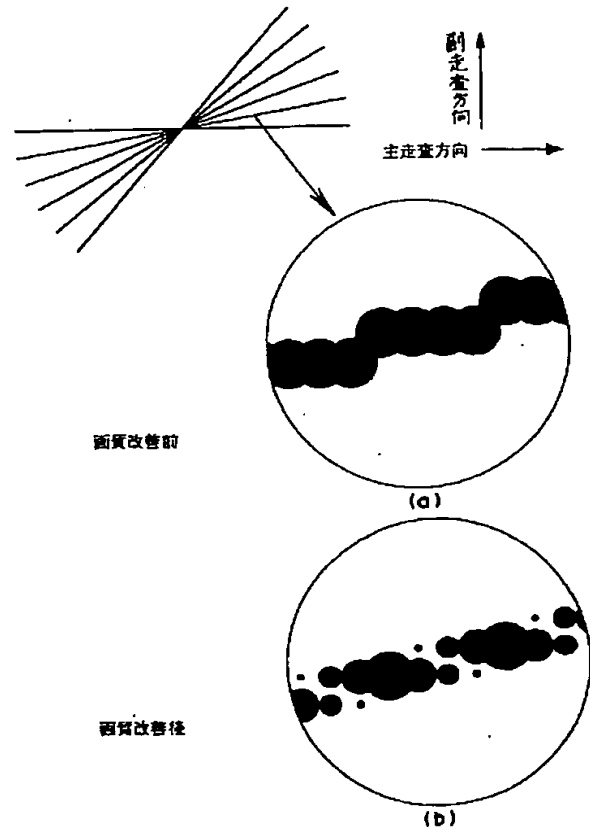
【図6】

パターン一致検出部A310及び改善信号発生部A1410-1～A25410-25の動作を説明する図



【図11】

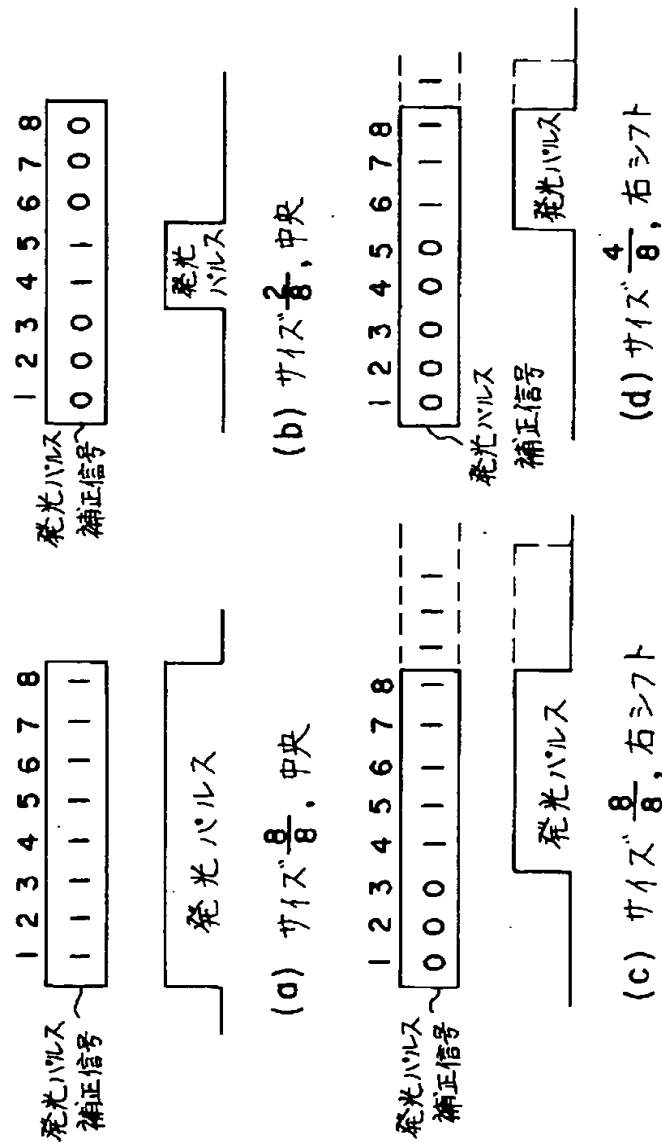
画質改善の一方法を説明する図





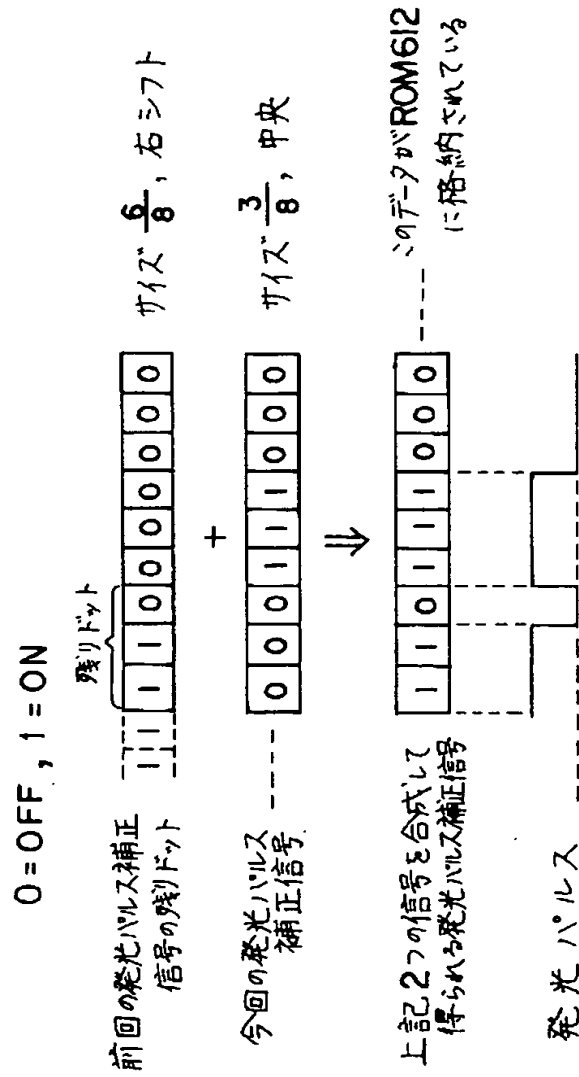
【図9】

改善信号によって指定される発光パルス補正信号  
の例を示す図



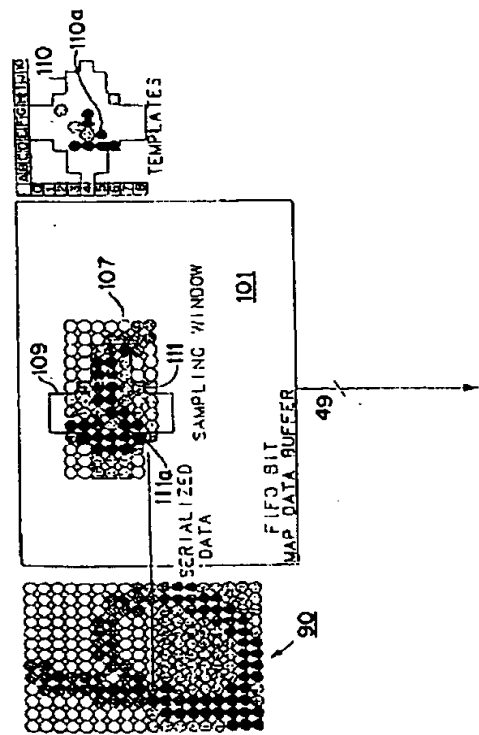
【図10】

前回のウィンドウの中央ドットの発光パルス補正信号の  
 残りビットと現在のウィンドウの中央ドットの発光パルス  
 補正信号との合成に生成される発光パルス補正信号の一例を示す図



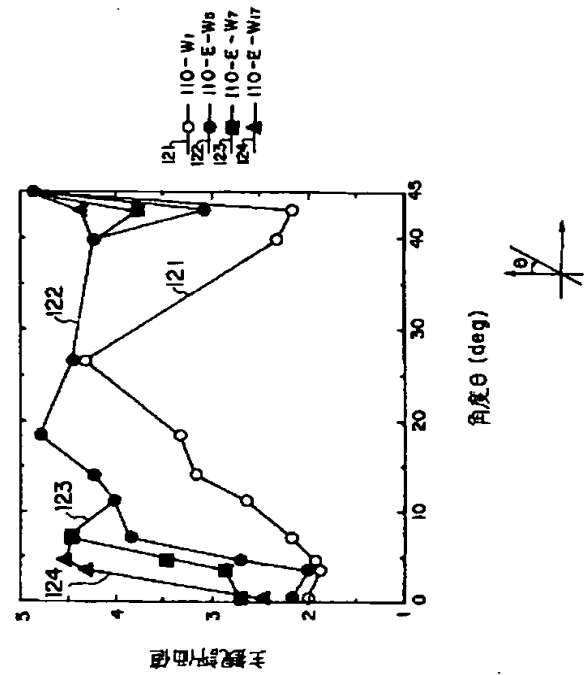
【図12】

従来画質向上の方法を説明する図



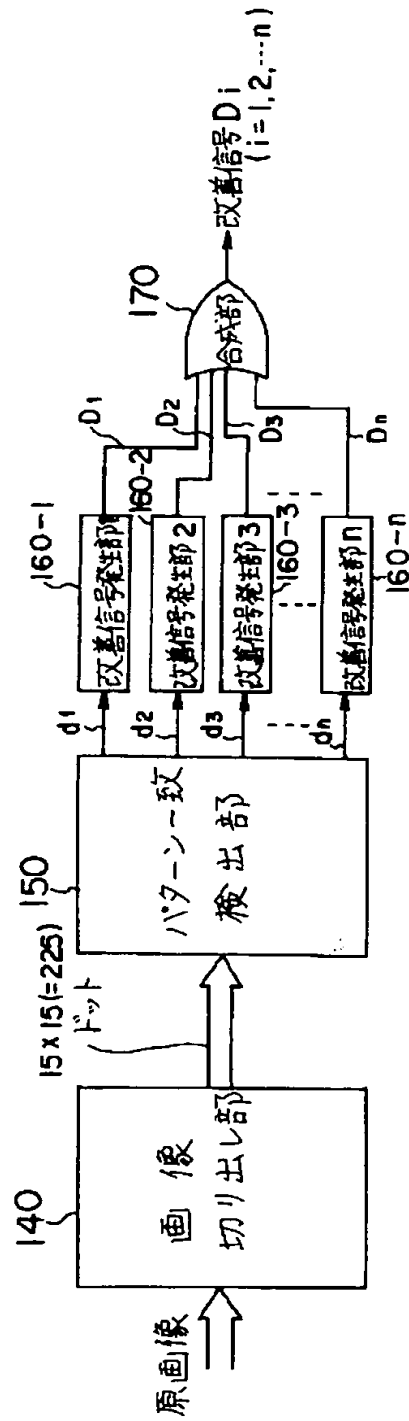
【図13】

ウィンドウのサイズを変えた場合のジャギーに対する主観的評価値を示す図



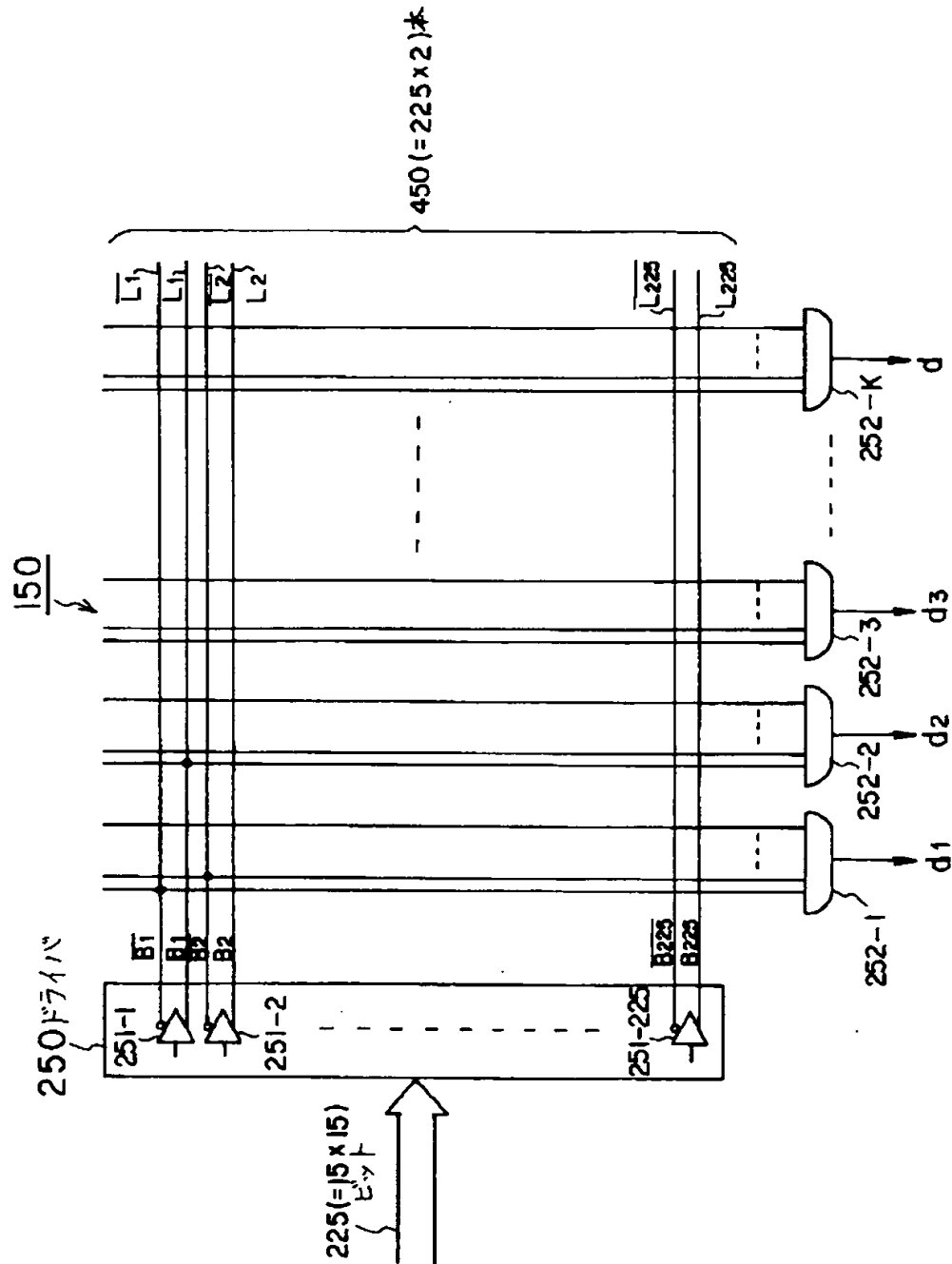
【図14】

従来の画像改善装置の回路ブロック図



【図15】

従来のパターン一致検出部の詳細な回路図



フロントページの続き

(72)発明者 師尾 潤  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 三上 知久  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: \_\_\_\_\_**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**